

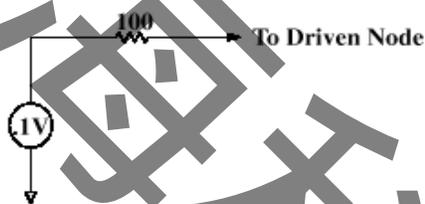
基本测试原理

一。短路测试

1. Shorts 包括 open 和 short 两部份程序,相关状态如下:

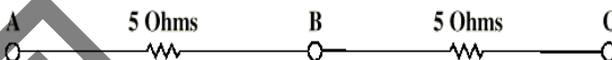
	短路测试 (shorts)	开路测试 (opens)
希望找到:	开路 open	短路 short
认为 Fail, 当测量值为:	<门限值 threshold	>门限值 threshold
在<<shorts>>文件中的类型	"nodes"	"short"

2. 测试硬件原理图如下: shorts 和 opens 都使用 0.1V 的信号源,经过 100 欧的电阻连接到板子的 Node 点上



3. Opens 程序段测试: 例如下面一段程序

```
threshold 8
short "A" to "B" ! Test first pair of nodes.
short "B" to "C" ! Second pair also contains "B".
```



从上可知,程序是测量"A"与"B","B"与"C"之间是否有 OPEN,但程序想测"A"与"C"的 OPEN,因"A,C"的值(5+5=10 Ohms)高与 threshold 8, 故不能在上面程序加上 <<short "A" to "C">>,正确为:

```
threshold 8
short "A" to "B"
threshold 13
short "A" to "C"
```

4. shorts 程序段测试:

现在假设一块板子上有 A,B,C,D,E 五个点,"B,E"两点有潜在的短路,过程如下:

第一步:如图 1,测 A 点与其它点(程序把 B,C,D,E 四点短接)是否有短路.

第二步:如图 2,同上,测 B 点与其它点(程序把 C,D,E 三点短接)是否有短路,发现有 short

如图 3,进入内循环,查找 B 电与 C,D 点是否 short,如果 short 还有,则再找 B,C 点.

如图 4,继续查找 B,E 是否有短路,发现 B,E 点 short.

第五步:测 C 点与其它点(程序把 D,E 两点短接)是否有短路.

第五步:测 D 点与其它点(E 点)是否有短路.

```
threshold 5
settling delay 20u
nodes "A"
nodes "B"
nodes "C"
nodes "D"
```

nodes "E"

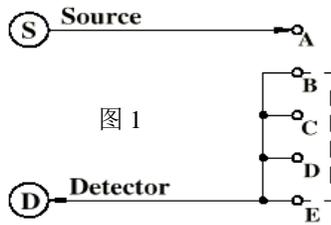


图 1

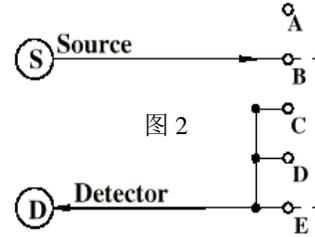


图 2

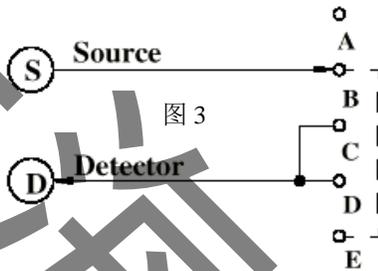


图 3

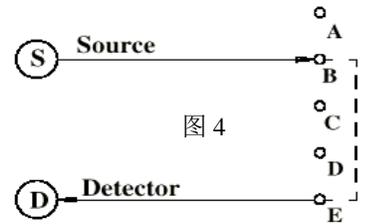
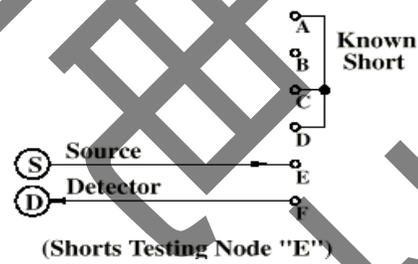
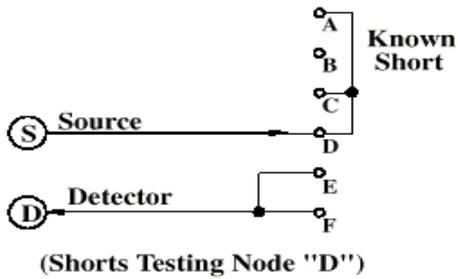
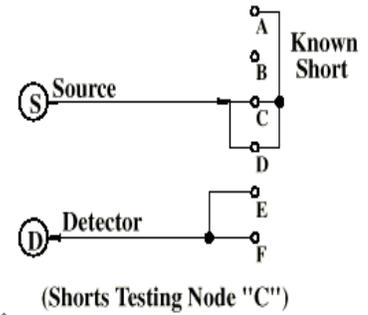
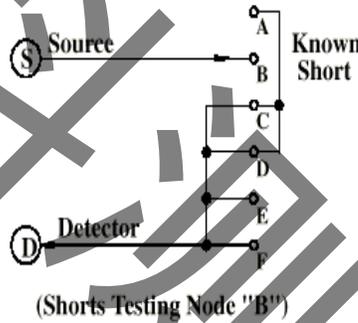
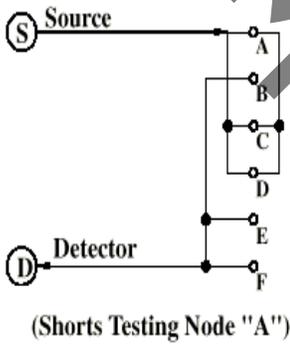


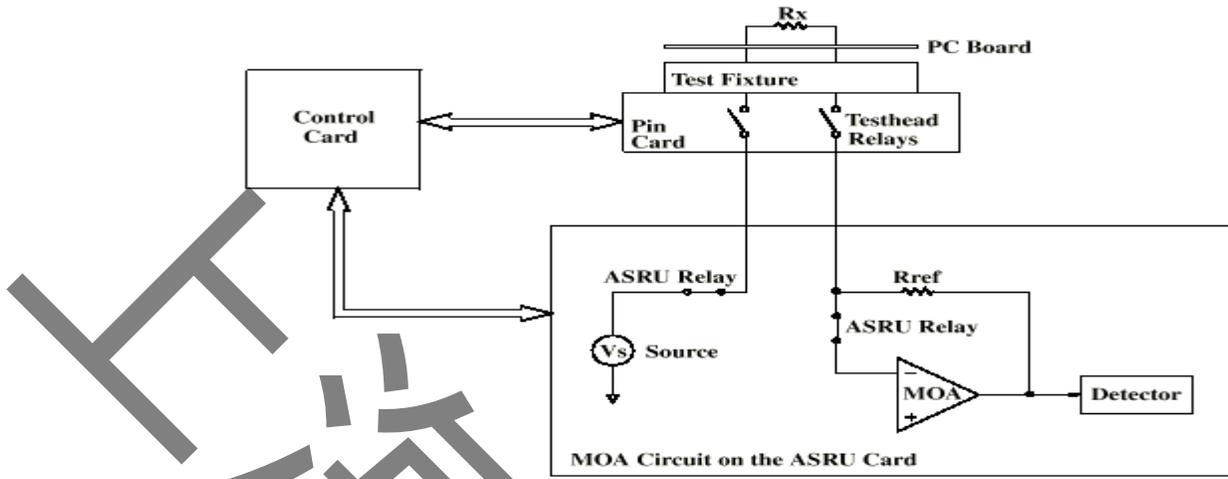
图 4

以下五张图显示的是测试一块假设有 A,B,C,D,E 五个点的板子, 程序已知 A,C,D 三点原本就 short, 程序先后测试 A,B,C,D,E 五个 nodes, 过程如下:



二,模拟测试

analog 测试包括电阻(resistor),电容(capacitor),电感(inductor),二极管(diode),三极管(transistor),稳压管(zener),场效应管(FET),保险丝(fuses),开关(switch),连接器(connector),电位器(potentionmeter). 下图是模拟测试在 testhead 中的硬件结构.



1. 测电阻 (Resistor)

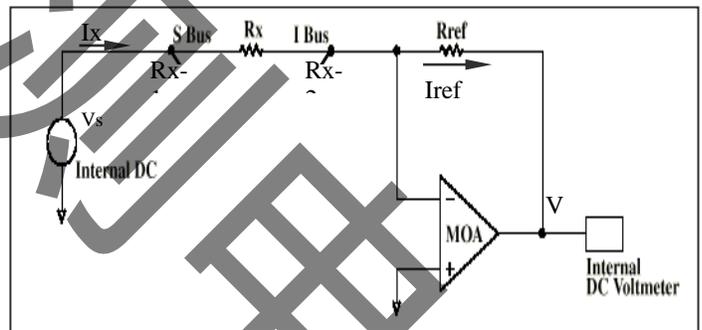
1)基本测试原理如下:

测试是利用运算放大器的虚地和输入阻抗为零来精确量测的,其公式如下:

由运放的虚地得到: $I_x = V_s / R_x$, $I_{ref} = V_o / R_{ref}$, 由运放的输入阻抗为零得到 $I_x = I_{ref}$

故 $V_s / R_x = V_o / R_{ref}$

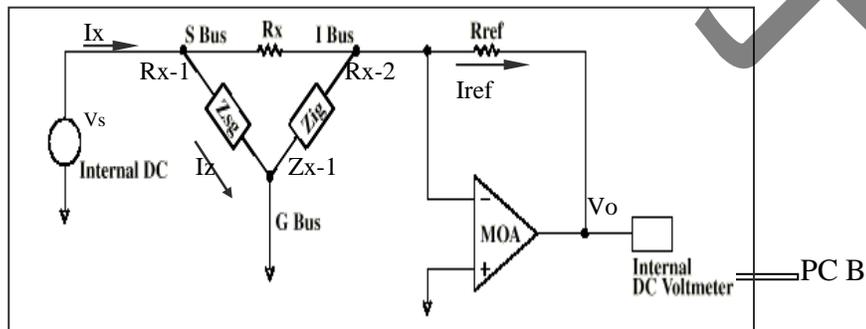
由上公式得到: $R_x = R_{ref} * (V_s / V_o)$



2)因在 PCB 板上, Rx 一般串并联在回路中,因此引出隔离点(Guard)测试.

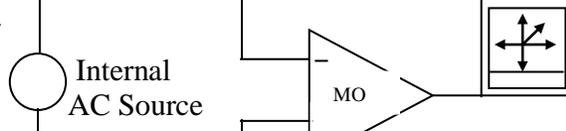
原因: 在回路中,引进 G-bus 后, Zx-1 与 Rx-2 都接地,因而无电流通过 Zig. Iz 直接流入电源地,不影响测试回路.这样就如同上面测试原理一样.程序段如下:

Disconnect all Connect s to "Rx-1" Connect I to "Rx-2"
Connect g to "Zx-1" Resistor 1.00k, 6.5, 5.62, re3, ar100m



2.测电容,电感:

load"analog/Zx"



disconnect all
 connect s to "Zx-1"
 connect i to "Zx-2"
 inductor }
 capacitor } 10.0n, 11, 10.5, re4, icol, fr1024

↑ ↑ ↑ ↑ ↑
 元件类型 元件值 上限 下限 选项

同步相位检测
 器 & Internal
 AC Voltmeter

推荐电容的测试选项为:

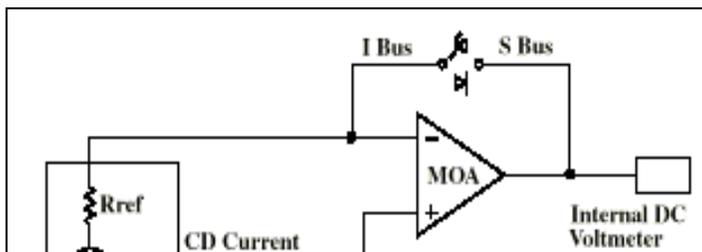
RANGE	RECOMMENDED OPTIONS
10 pF - 15.9 pF	fr8192, wb, re6
15.9 pF - 159 pF	wb, re6
159 pF - 1590 pF	wb, re5
1590 pF - 0.0159 uF	wb, re4
0.0159 uF - 0.159 uF	re3
0.159 uF - 1 uF	fr128, ed, re3
1 uF - 1.59 uF	sa, sb, en, fr128, ed, re3
1.59 uF - 15.9 uF	sa, sb, en, fr128, ed, re2
15.9 uF - 159 uF	sa, sb, en, fr128, ed, re1
159 uF - 1590 uF	ar2, sa, sb, en, fr128, ed, re1
1590 uF - 10,000 uF	ar3, sa, sb, en, fr128, ed, re1

推荐电感的测试选项为:

RANGE	RECOMMENDED OPTIONS
25 uH - 159.1 uH	ar2, en, sa, sb, fr8192, re1
159.1 uH - 1.591 mH	en, sa, sb, fr8192, re1
1.591 mH - 15.91 mH	en, sa, sb, fr8192, re2
15.91 mH - 50 mH	en, sa, sb, fr8192, re3
50 mH - 159.1 mH	fr8192, re3
159.1 mH - 1.59 H	re3
1.59 H - 10 H	re3
10 H - 15.9 H	ed, fr128, re3
15.9 H - 100 H	ed, fr128, re4

3.二极管(Diode)/稳压管(Zener)

二极管是测试正向偏置电压,稳压管是测试反向偏置电压,原理图如下:



二极管和稳压管的程序结构如下:

diode <设定值>,<上限>,<下限>,<选项>
 zener <设定值>,<上偏差>,<下偏差>,<选项>

例如:

disconnect all
 connect s to "d1-a"
 connect i to "d1-c"

co	钳制电压	对于二极管“CO”应比测试上限大 1V,对于稳压管 应大于辅助源 8.99V,故应设置 10V.
ar	电压表量程	用于稳压管测试,应该在 0~18V.
idc	设置直流恒流源	10uA~10mA,默认是 10mA,当”Sa,re”不选时,”idc”将自动选择适当的”Sa,re”.

备注: 1) 二极管测试可用 **Guarding** 排除并联的阻抗,稳压管不能.

2) MOA 的输出不能超过 15VDC. 测试选项为:

二极管:

ASRU range	ar	ar2.5
voltage compliance	ico	co1.5
extra digit	ed	
filter	fi	fi1
DC current	id	idc10m
pass/fail	pf	
sense A bus	sa	
sense B bus	sb	
sense L bus	sl	
wait	wa	wa0

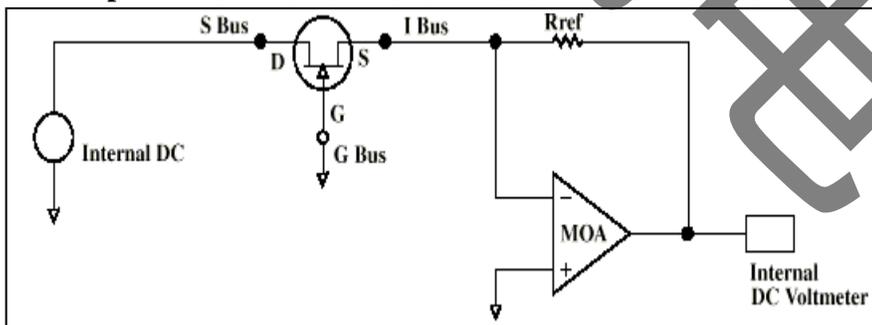
稳压管:

ASRU range	ar	ar10
voltage compliance	ico	co10
extra digit	ed	
filter	fi	fi1
DC current	id	idc10m
pass/fail	pf	
sense A bus	sa	
sense B bus	sb	
sense L bus	sl	
wait	wa	wa0

4.场效应管(FET)测试.

场效应管测试:“nfert”和“pfetr”是测试场效应管的 N 和 P 通道的阻抗.

Hp.IPG 仅产生耗尽 型场效应管的 ICT 程序. 原理图如下:



disconnect all
connect s to "q1-d"
connect i to "q2-s"
connect g to "q1-G"
nfert 10.24k, 4.90k, wb, ed

Source: 0.1V 直流电压, detector: 内部直流电压.

备注: 1. 场效应管的两种结构在于信号源极性相反,N 沟道用信号源正极,P 沟道用阴极.

2. 选项“fr”不用,系统将用直流源.如果用“fr”系统将根据频率使用交流信号,交流源将减少并联的阻抗

DC 源范围 -10.0~10.0VDC

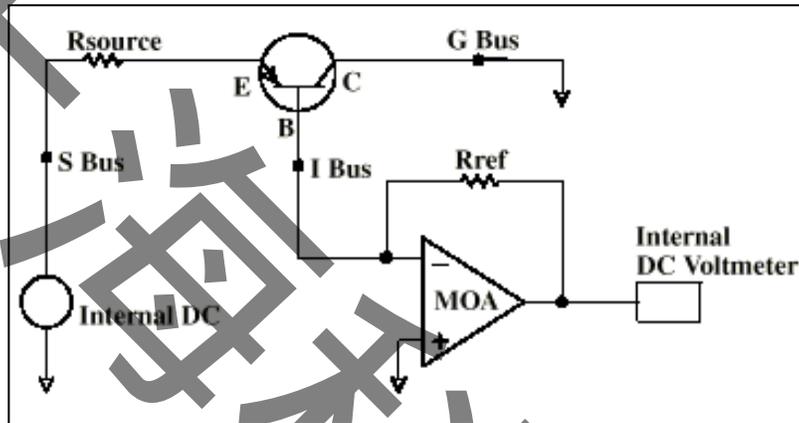
AC 源范围 0~7.07Vrms

3.11 三极管: 有两种测试.

1. 用二极管测试方法,测试三极管的两个 PN 结.

2. 通过测试三极管的增益,在发射极输入各种电流时,测试基极(B)的电流.

你可以不注明用二极管测还是用放大倍数测,但利用放大倍数测时,必须注明是用“npn”还是用“pnp”测,否则将不能自动产生目标文件.



上面图指用放大倍数测,发射极(E)通过电阻(Rsource)接信号源,基极(B)接到 MOA 检测器. 集电极(C)接 Guard.

```
disconnect all
connect s "Q1-E"
connect i to "Q1-B"
diode "emitter",805m, 600m, co3.0, idc1.0m,ar805m
disconnect all
connect s "Q1-C"
connect i to "Q1-B"
diode "collector",805m, 600m, co3.0, idc1.0m,ar805m
```

```
disconnect all
connect s to "Q1-E"
connect i to "Q1-B"
connect g to "Q1-C"
npn 200, 50, co2.7, idc17.7u, idelta15
```

测分

直流源 (idc)提供集电极信号来量 MOA 的输出,输入电流根据指定百分比 (idelta)减

小,再测 MOA 输出,将会得到三极管的直流增益.

“idc”和 “idelta”必须指定,系统选择确切的电阻和反馈,“idc”范围为 100uA~150mA, “idelta”为 5~50%. 如果 “idelta”不指定,默认 20%.

选项参数说明:

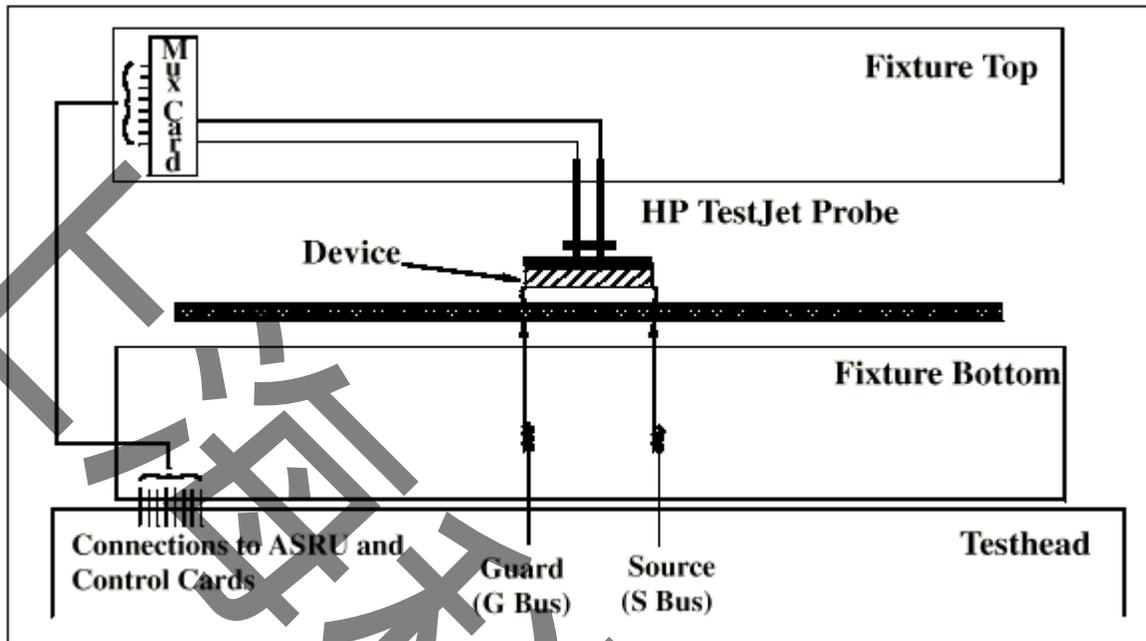
选项	名称	解说
1 reX:	反馈电阻	X 为 1~6, Ref=10x, 当 X=3, Ref=1k
2 arX	内部电压表	在测量直流(DC)电压时,X(0~10V).如果设置太低,电压表将自动升高量程,但不会下降量程,如果电压表需自动调程,则测试过程将会减慢,电压表边测边上下调动,反复测试.

3	amX	直流电压源	X(-10~10V), 如果不选, 则默认 100mV
4	adX	可调电阻, 电位器	X:(0~2), X=0: 不显示校准元件, 按初始设置测试. X=1: 一直显示校准元件, 即使元件值在偏差范围内. X=2: 仅当测量超出元件公差范围时, 提醒校准元件
5	Op	开路判断	测量没有公差变化的元件, 如跳线, 保险丝, 开关等, 这些都门限值测试. 测量时, 如果阻值小于门限值, 则认为开关, 保险丝, 跳线接通. 反之, 则闭合. 如果使用 Op 选项时, 当阻值小于门限值, 则认为 Fail.
	IcoX	信号源电流	X=0~1; Ico0: 信号源电流为 35mA. Ico1: 信号源电流 150mA
	frX	信号源频率	X 为下面值之一: 128, 1024, 8192
	Pm, Sm	串并联模式	Hp3070 假设阻抗元件有寄生电阻, 选用串并联模式. 系统默认电容为 Pm(Parallel_Model 并联模式), 电感为 Sm(Series_model 串联模式).
	Comp/Nocomp	介质电容学习	因测量小电容时, 夹具引线介质电容(2~200PF)会占主要地位, 故使 Comp 选项学习夹具介质电容, 使测量值排除夹具的介质电容.
	Pc:		仅在 Debug 窗口下使用. 当使用 Pc 选项时, 使 100pf 小电容并联在被测电容上, 来判断测量结果是否正确, 如测量 C ₁ 为 50pf, 为判断是否正确, 选用 Pc 后, 测量值 C ₁ 为 150pf, 则说明 C ₁ 测量稳定.
	Sa	传感器 A	告诉系统将用 A 测量, 还有 Sb. Sl.
	En	Enhance 增加	当使用 Sa 时必须使用 en, 用三线测试. 使用 en 时 电路将测试信号源电压 U _s , 运放输入电压 V _I , 第三个 (en 选项所产生的) 反馈电阻, 最后测出 V _{MOA} , 然后计算出被测元件值, 但时间增加.
	ed	Extra Digit Detector	来源于 Hp3070 外部数字检测器, 用于元件测试稳定, 但整个测试时间从 500us 升到 17.5ms(60Hz)System.
	fiX	取平均值	X 可为 9999, 被测值取平均值, 不推荐使用该选项, 因为并不能使系统测算稳定, 此时只能用 ed 来稳定.
	ofX	偏置电压	用于给交流信号源加一个直流偏差, 默认是 -10~10V, 范围 最小刻度 -15~15mV
	WaX	延时测试.	X 从 0 到 9.9999 秒. a. 在开始测时, 信号源正在充电, 信号或许需等待. b. 在结束时, Wait 或许会相遇信号源关闭, 被测回路放电, 造成测试电压堆积过高.

三. Testjet 测试原理

你可以用 Testjet 来测试元件由于生产引起的缺陷: 开路, 错位, 丢失等等, Testjet 能测的元件有: IC, BGA, 电容, 连接器等. 它在测试时不需要上电和驱动信号.

Testjet 测试类似于电容的测试,(以 IC 为例)模拟电容的两端就是 IC 的某一脚与 Testjet 的探针间的容抗.除了电源和接地脚被看成一个引脚来测试的.其他引脚都是逐一使用该方法测出的.如图所示.



把 S_bus 连到 IC 的引脚上,把 I_bus 连到 Testjet 的探针上,把元件的其他引脚连到 G_bus 上,这样相当于在测试电容一样. 由于的引脚集电荷较少,测出的容抗很小,所以信号必须被放大和滤波用以提高信号的质量.测出的容值与默认值的上下限比较.

探针连到夹具上端的一块卡(MUX 卡上,此卡是一块信号调节板,卡上有 64 个接口,能接 64 个,卡的作用是为了提高信号质量和减少信号源的数目.

四. powered 上电测试

Powered 程序是在 pins_test,shorts_test,analog_test,testjet_test 之后,在 digital_test 之前所调用的,主要是为了 digital_test 作准备地.

HP 允许你定义被测单元的供电形式,如:需连接的点,多少电压,信号允许的最大电流.当执行 **Powered** 时,供电系统打开,并根据指定的参数检测它们的电压和输出的电流,如果超出范围,软件将关闭所有的电源并报告相关的信息,此时你应该检查所有的 IC 和电容.下面是程序解说:

```
Sub setup_power_supplies
cps
sps 1 , 5.00, 0.50; optimize
sps 2 , 5.00, 2.5; optimize
sps 3 , 15.00, 0.10
sps 4 , 15.00, 0.20; optimize
Pslimit = pslimit
pass device
if Pslimit then
  dps
  fail device
  I = 1
  for pscount = 1 to 4
    if binand ( Pslimit , I) then
      report "Power Supply Number"
      report Pscount
      report "In Current Limit"
    end if
  .....
end if
```

Cps: connect power supplies

Sps: set power supplies

5.00: 指提供 5.0V 电压

0.50: 允许最大电流 0.5A

optimize:同时加电;如程序所示,电源 1 与电源 2 同时加电,而不是连续的,而电源 3 没有该参数,故不是同时打开.在电源 1,2 稳定后再打开电源 3,然后是打开电源 4.此例中电源 4 后的参数无影响,因为后面没有另一电源被编入.

Pslimit=pslimit:

执行该功能是做一系列试用 SPS 的命令,每个电源将返回一个 '1' 或 '0',电源能上电,则返回 '0' 电流过大则返回 '1'

If Pslimit then:

如果 **Pslimit** 的值不等于 '0' 则进入子程序。

Dps: disconnect power supplies

Fail device:

产生一个 Fail 的状态来继续下面的。

For Pscount =1 to 4.....next Pscount:

Pslimit 是一个二进制变量, 该变量的四个位置依次存放着四个电源的返回值('0'或 '1')。