



Digital Test Guide For HP3070

Purpose:

- *Provide a guide to overall understand the HP3070 Digital Test*

Scope:

- *Board Level Test System(compare to FCT)*

Target:

- *Understand Agilent Digital Test Theory*
- *Spell over an existing Digital Test Sample*
- *Edit/Write an Digital Test*





Digital Test Guide For HP3070

Agenda

- Digital Component Introduction
- Some kind of Digital Test
- Some Technologies in Digital Test
- How many parts in a Digital Test
- How to make a Digital test to use
- Exercist



Digital Test Guide For HP3070

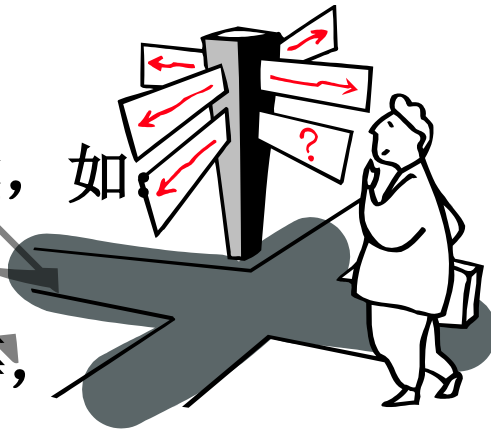
Digital Component Introduction

- 所谓的数字器件，我们指元器件内部以通用的门电路为单元，可以实现对0，1数字信号的激励与响应。如果按所用的激励时钟来区分，数字电路可以分为组合电路和时序电路；如果按逻辑电平来区分，数字电路可以分为TTL,MOS,ECL,

如果按功能方面分，可以分为：存储类，如FLASH,EEPROM,SDRAM,SRAM...

ASIC类，微处理器类，CPLD/FPGA等，

总线类：如buffer,driver.....

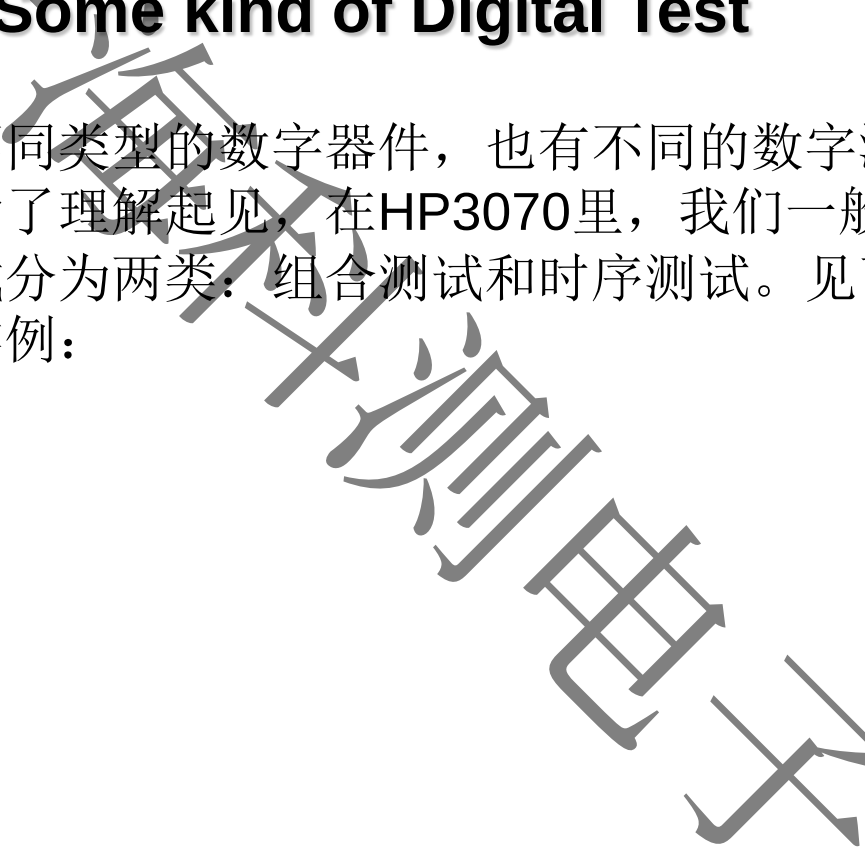




Digital Test Guide For HP3070

Some kind of Digital Test

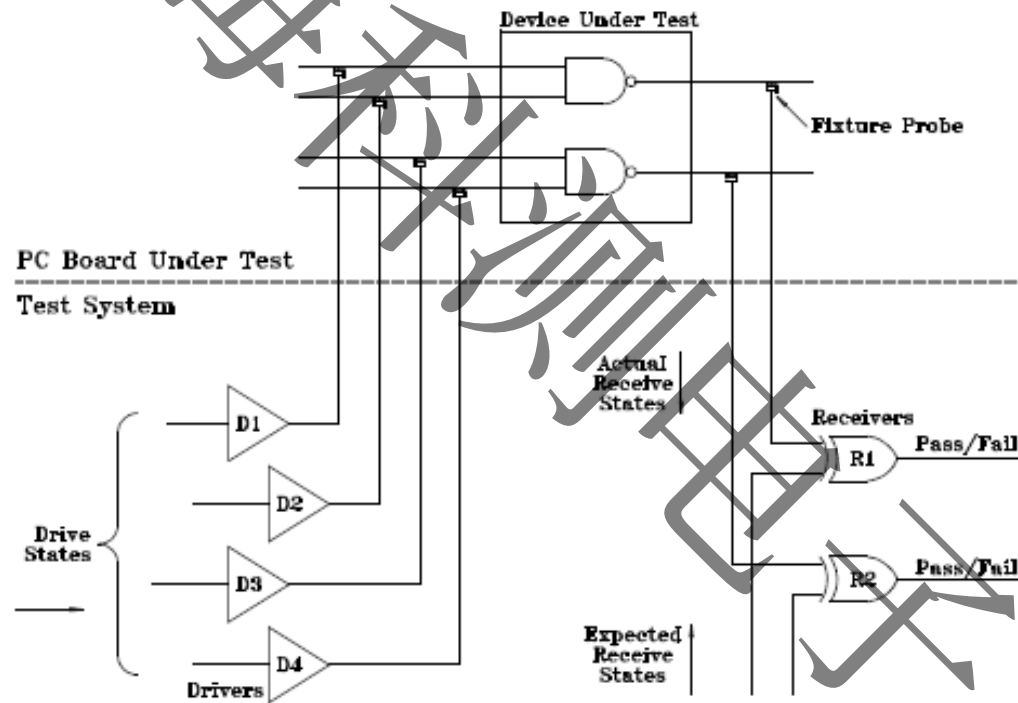
根据不同类型的数字器件，也有不同的数字测试.不过，为了理解起见，在HP3070里，我们一般将数字测试分为两类：组合测试和时序测试。见下面的两个实例：



Digital Test Guide For HP3070

F:\Training Folder\Combinatorial\D10

F:\Training Folder\Sequential\D7



在这里，我们要记住这样一个东西：Driver(测试仪驱动器)，因为后面回用到。

Digital Test Guide For HP3070

Some Technologies in Digital Test

- **Vector Timing Cycle** 测试向量时间
- **Backdrive** 背板驱动
- **Overdrive** 过驱，也叫反驱，一般针对输入而言
- **Safeguard** 片结温度保护
- **Disable** 禁止，一般针对输出而言
- **Isolate** 隔离



Digital Test Guide For HP3070

Vector Timing Cycle

- Vector Cycle Timing:

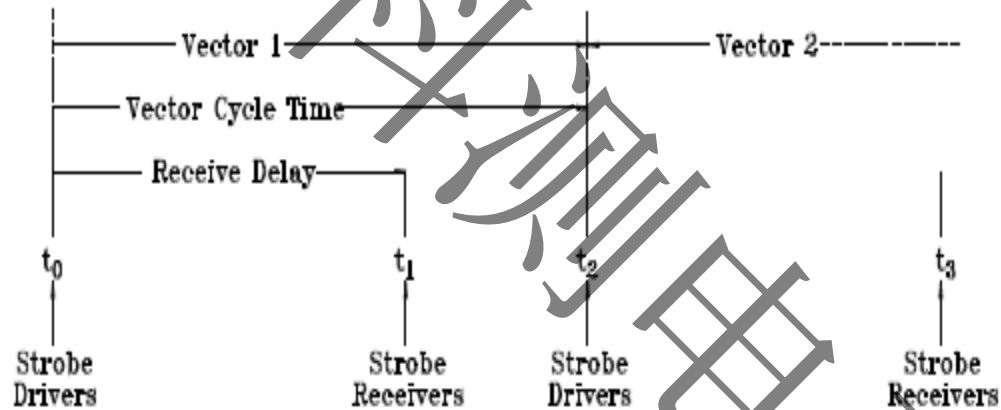


Figure 1-2 Timing in a vector

Digital Test Guide For HP3070

Vector Cycle Timing

vector cycle 1800n

receive delay 800n

第一个Vector在 t_0 时刻开始，这时候，激励信号开始从测试机通过测试针提供给数字器件的某些引脚。这个过程可能只需要100纳秒，而测试机却要在800纳秒 t_1 时开始接受该芯片输出引脚的输出信号。这是为了保证接受信号的质量，考虑到在激励的刚开始时，信号的不稳定波动和芯片的响应速度。当然整个向量测试的时间至少不能小于800纳秒。





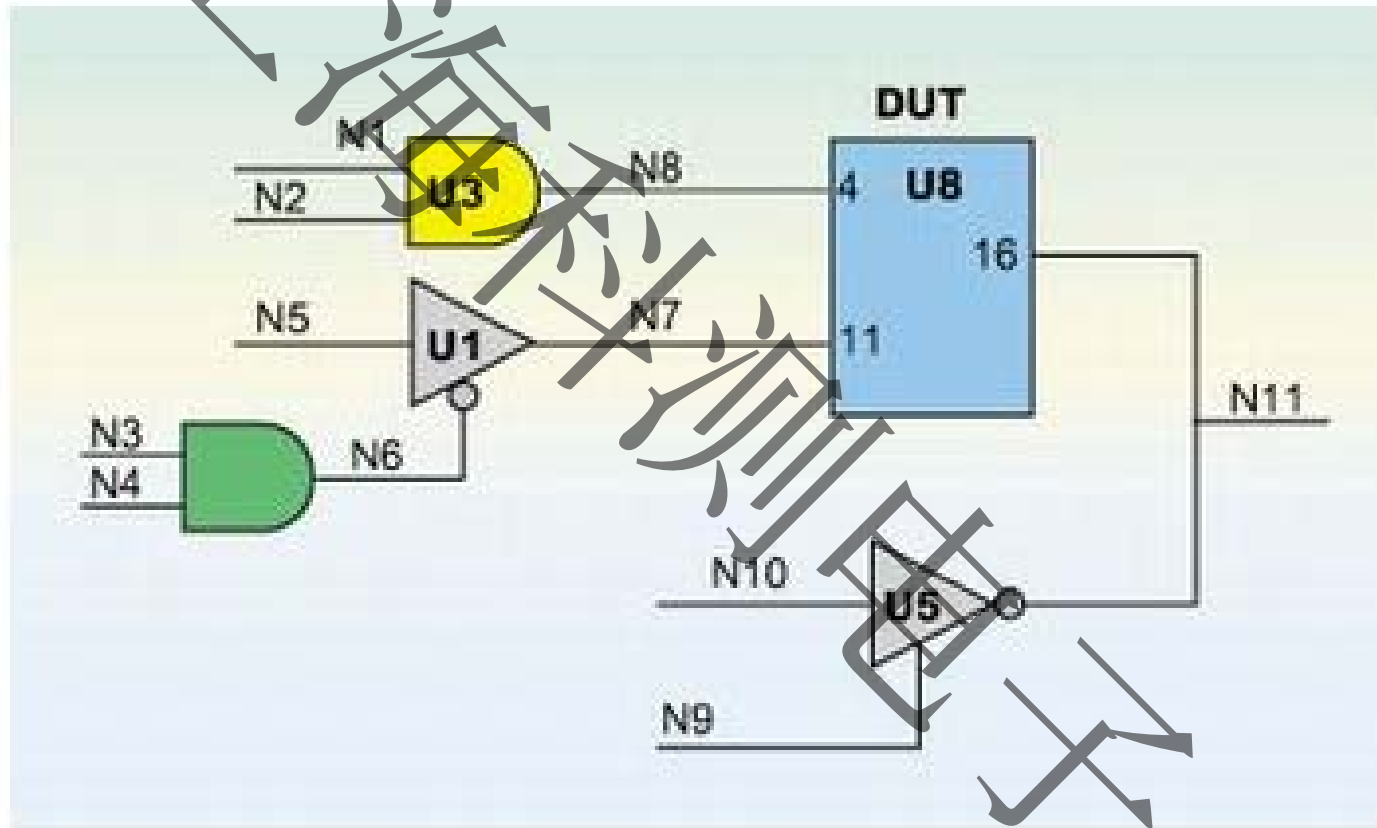
Digital Test Guide For HP3070

Backdrive 背板驱动和Overdrive 过驱

在线测试仪(ICT)作为一种检测设备广泛应用于线路板组装过程中，这种测试方法的关键技术就在于元器件隔离，即当对某个元件进行测试时不能受其它相连元件的影响。**Overdrive----** 反向驱动，可提高元件隔离的可靠性，同时防止在隔离过程中对元件造成损伤或误判。

在线测试仪采用针床夹具接触印制线路板上的每个节点，然后将每个元件单独隔离起来进行测试，就好像它是PCB上唯一的元件一样。如果每一个元件都测试通过，就可以认为这块板没有装配缺陷并具有正常的应用功能，这一测试策略之所以可行是因为测试仪使用的技术可以使被测元件周围的元件不会对其产生电性能方面的影响。

Digital Test Guide For HP3070

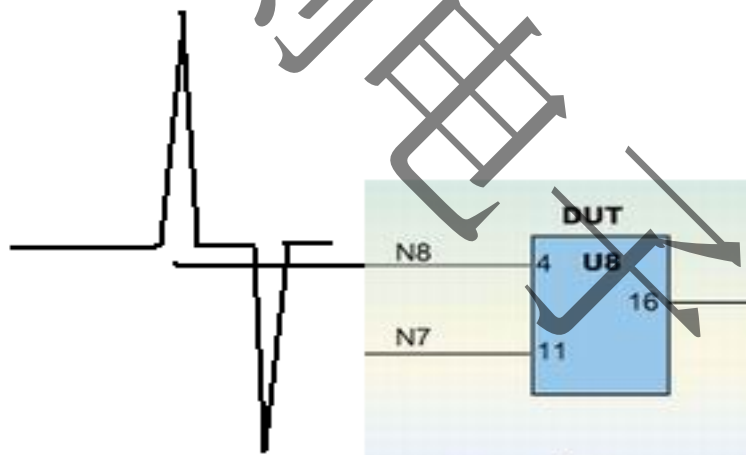


Digital Test Guide For HP3070

上图是一个数字电路的例子，其中U8为被测元件，测试仪在U8的输入引脚施加一系列数字测试向量，然后在输出引脚处进行测量以确认功能正常。

在上图当中，若N1或N2为逻辑低电平，那么U3的输出将使N8也为低电平。如果在测试U8时测试仪要求引脚4为高电平，则连在节点N8上的驱动器就应在短时应内输出足够的电流对U3输出提供反向驱动，这样U8的引脚4就获得了逻辑高电平。

为了能够提供足够的吸收或输出电流，数字引脚驱动器(ICT内建)设计为低阻抗电流源，典型状态下能输出或吸收600mA或更高，该电流源可以立刻使节点达到测试所需的逻辑电平。这种短时间过度激励元件输出使一个节点变为反向逻辑状态的技术通常称为“过驱”





Digital Test Guide For HP3070

反向驱动有害吗

反向驱动常常造成电流超过元件的额定值，使用不当会对数字元件产生过大的压力或者引起永久性损害。所以,ICT提供的过驱电流往往是瞬时的电流，正常情况下不会对数字器件造成损坏，更何况还有Safeguard 机制（后面将讲到）

Digital Test Guide For HP3070

Disable : 禁止

为了避免总线冲突和减少反向驱动，ICT使用一种称为“disable”的技术。在上图中，U5的输出可由一个使能信号来控制，给节点N9一个低电平将使U5输出为高阻状态，从而有效地将它断开，这样就不会和U8的引脚16输出相冲突。（这是针对输出而言）

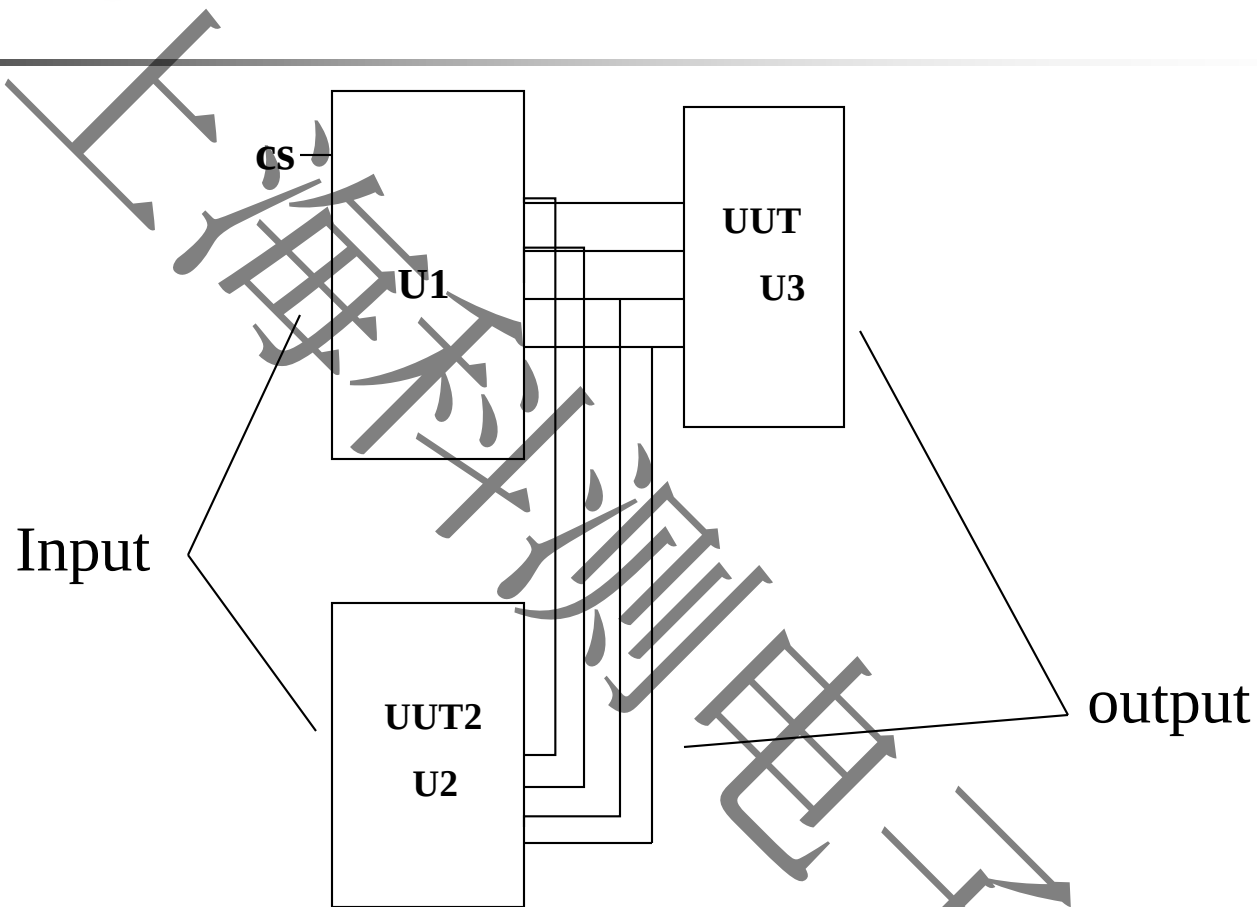
禁止技术在驱动元件输入引脚时也能有效消除对反向驱动输出的要求。再看上图，U1输出可由一个使能信号进行控制，给节点N6一个高电平将使U1输出为高阻状态，相当于将U1从电路中取走。禁止U1之后，测试仪在施加测试向量到U8引脚11时，节点N7上的驱动器就无需再施加任何反向驱动电流了。

（这是针对输入而言）



但这一技术只能用于具有三态逻辑输出的器件，不能断开像图中U3这类两态逻辑输出器件，因为这类器件的输出只有两种状态，要末高电平，要末低电平。

Digital Test Guide For HP3070



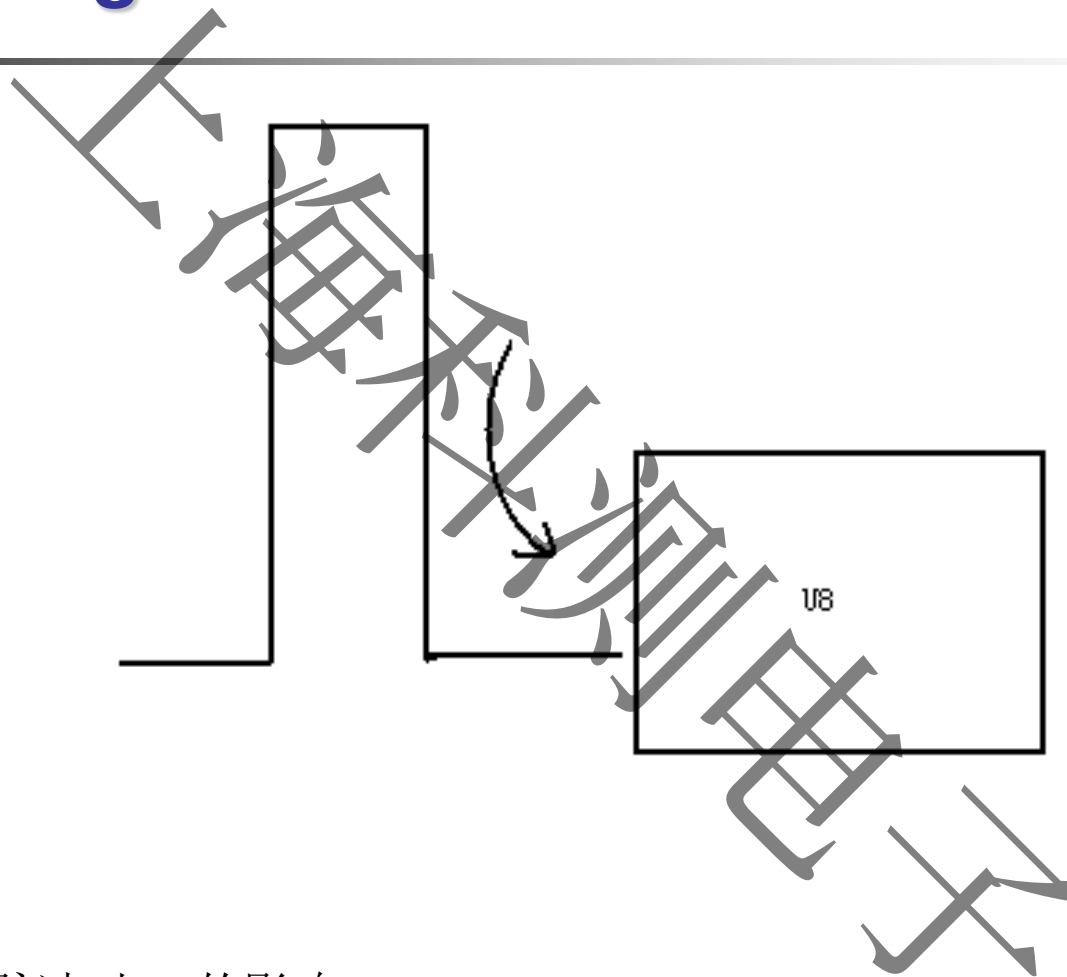
问题：如上图所示，为了对U3测试，该如何屏蔽U1和U2？ 10 分钟

Digital Test Guide For HP3070

Isolate : 隔离

Isolate,在上图中, 如果N1和N2为高电平, N8将因U3的输出置为逻辑高电平。在测试U8时, 任何施加于N8的测试向量如果为低电平, 都会要求测试仪驱动器在短时间内提供大量电流使得节点N8变低。如果这时节点N1和N2中任一个逻辑状态从高电平转变为低电平, U3的输出也将会由高变为低, 如果这是在输出受到反向驱动时发生, 那么用于对U3输出进行反向驱动的电就不需要了, 它将在受反向驱动的节点处以瞬态电压脉冲形式耗散掉。

- 如果瞬态电压脉冲的幅度大到超过规定的电压值, 就会损伤节点上的器件。同时, 更有可能使被测器件(U8)认为来了一个短暂的逻辑转换, 从而使被测器件判为失效。
- 为防止这一情况发生, ICT使用了一种称为“隔离”的技术。上图中在U8测试的时候会驱动节点N1为低电平, 避免U3输出改变状态, 这样可使U3输出保持为低电平, 并在U8进行测试时状态不发生改变。
- 通过对连接电路进行分析以及在多个层次上使用disable和isolate技术, ICT可以将被测元件隔离开来, 大大减少板上电路的干扰, 从而施加更加全面的测试信号。这些隔离技术提高了在线数字测试的精度、稳定性和重复性, 在生产测试中能得到准确的结果。见下图



- 1) 瞬时大电流的冲击 2) 非控制性逻辑跳变, 造成误判



Digital Test Guide For HP3070

Safeguard 片结温度保护

```
parameters "standard_cmos"  
    ! subfamily      : standard CMOS  
    ! characteristics : low level output current <= 3 mA  
    !                : Vcc = 5 V  
    !  
    backdrive current of 0.005 for "0" , 0.50 for "1"  
    overdrive power 0.02 , 0.02 dissipated by heat source  
    heat source 100 by 10 , 1 per output  
    operating temperature 40  
    thermal resistance 60  
    package ceramic  
end parameters
```

Digital Test Guide For HP3070

OK? Here we go!





Digital Test Guide For HP3070

编写一个数字测试程序需要哪些准备条件？

- 1) 印制电路板
- 2) 电路图
- 3) 生产厂家提供的数字器件的数据信息 (Datasheet)
- 4) 编程环境 (HP 编程环境)

Digital Test Guide For HP3070

How many parts in a Digital Test

! Declaration Section

! Device Type

! assignment section

! Timing Section

Details are covered
in Advanced Digital
Class

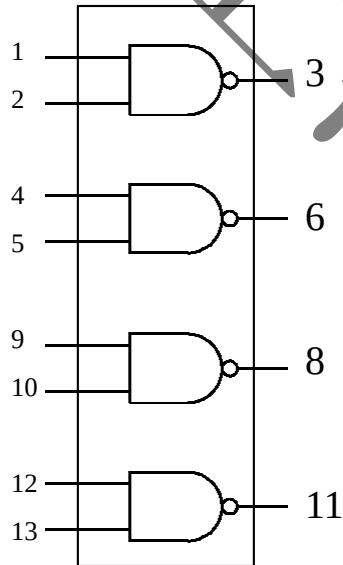
! Vector Definition Section

Vector Initial_State
set Reset to “0”
set CS_bar to “0”
.....

! Vector Execution section

unit “Test Reset”
execute Initial_State
execute Assert_reset
.....

Digital Test Guide For HP3070



	Input 1	Input2	Output
E1	0	0	1
E1	0	1	1
E1	1	0	1
E1	1	1	0

Truth Table

Digital library (Declaration Section)

```
! 7400
! NAND, 2-Input, Quad
! revision A.01.00
```

```
combinatorial
```

```
vector cycle 500n
```

```
receive delay 400n
```

```
assign VCC to pins 14
```

```
assign GND to pins 7
```

```
assign E1_Inputs to pins 1,2
```

```
assign E2_Inputs to pins 4,5
```

```
assign E3_Inputs to pins 9,10
```

```
assign E4_Inputs to pins 12,13
```

```
assign E1_Output to pins 3
```

```
assign E2_Output to pins 6
```

```
assign E3_Output to pins 8
```

```
assign E4_Output to pins 11
```

```
power VCC, GND
```

```
family TTL
```

```
inputs E1_Inputs, E2_Inputs, E3_Inputs, E4_Inputs
```

```
outputs E1_Output, E2_Output, E3_Output, E4_Output
```

Digital library test (Vector Definition Section)

```
vector E1_Input_00
  set E1_Inputs to "00"
  set E1_Output to "1"
end vector
```

```
vector E1_Input_01
  set E1_Inputs to "01"
  set E1_Output to "1"
end vector
```

```
vector E1_Input_10
  set E1_Inputs to "10"
  set E1_Output to "1"
end vector
```

```
vector E1_Input_11
  set E1_Inputs to "11"
  set E1_Output to "0"
end vector
```

.....

```
vector E4_Input_00
  set E4_Inputs to "00"
  set E4_Output to "1"
end vector
```

```
vector E4_Input_01
  set E4_Inputs to "01"
  set E4_Output to "1"
end vector
```

```
vector E4_Input_10
  set E4_Inputs to "10"
  set E4_Output to "1"
end vector
```

```
vector E4_Input_11
  set E4_Inputs to "11"
  set E4_Output to "0"
end vector
```



Digital library test (Vector Definition Section)

- “0” set a logic low on the node.
- “1” set a logic high on the node.
- “K” keep the previous state.
- “T” toggle from the previous state.
- “Z” set the device to a high impedance state.
- “X” don’t care this receiver.

Digital library (unit section)

```
unit "Element number 1"  
    execute E1_Input_11  
    execute E1_Input_01  
    execute E1_Input_00  
    execute E1_Input_10  
end unit
```

```
unit "Element number 2"  
    execute E2_Input_11  
    execute E2_Input_01  
    execute E2_Input_00  
    execute E2_Input_10  
end unit
```

```
unit "Element number 3"  
    execute E3_Input_11  
    execute E3_Input_01  
    execute E3_Input_00  
    execute E3_Input_10  
end unit
```

```
unit "Element number 4"  
    execute E4_Input_11  
    execute E4_Input_01  
    execute E4_Input_00  
    execute E4_Input_10  
end unit
```

Digital Test Guide For HP3070

How to make a Digital test to use? **Compiler**

Digital/u8

----- C O M P I L A T I O N S U M M A R Y -----

31 vectors executed
19 vector Ram slots used ,0% full
32 sequence ram slots used,0% full
13 directory ram slots used, 0% full

S A F E G U A R D S U M M A R Y -----

safeguard status :Not Inhibited
Estimated test time:3.60e-05
Safe Test time(device):5.99e-01(u8)

201 lines,0 errors,0 warnings,object produced



上海科学电子



上海科学电子



上海科学电子



上海科学电子